

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro



DS

INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : H01L 29/94, 21/334, 21/3063	A1	(11) Internationale Veröffentlichungsnummer: WO 99/25026 (43) Internationales Veröffentlichungsdatum: 20. Mai 1999 (20.05.99)
(21) Internationales Aktenzeichen: PCT/DE98/02507 (22) Internationales Anmeldedatum: 26. August 1998 (26.08.98) (30) Prioritätsdaten: 197 50 148.6 12. November 1997 (12.11.97) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): LEHMANN, Volker [DE/DE]; Geyerspergerstrasse 53, D-80689 München (DE). (74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).	(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht Mit internationalem Recherchenbericht.	

(54) Title: CIRCUITRY WITH AT LEAST ONE CAPACITOR AND PROCESS FOR PRODUCING THE SAME

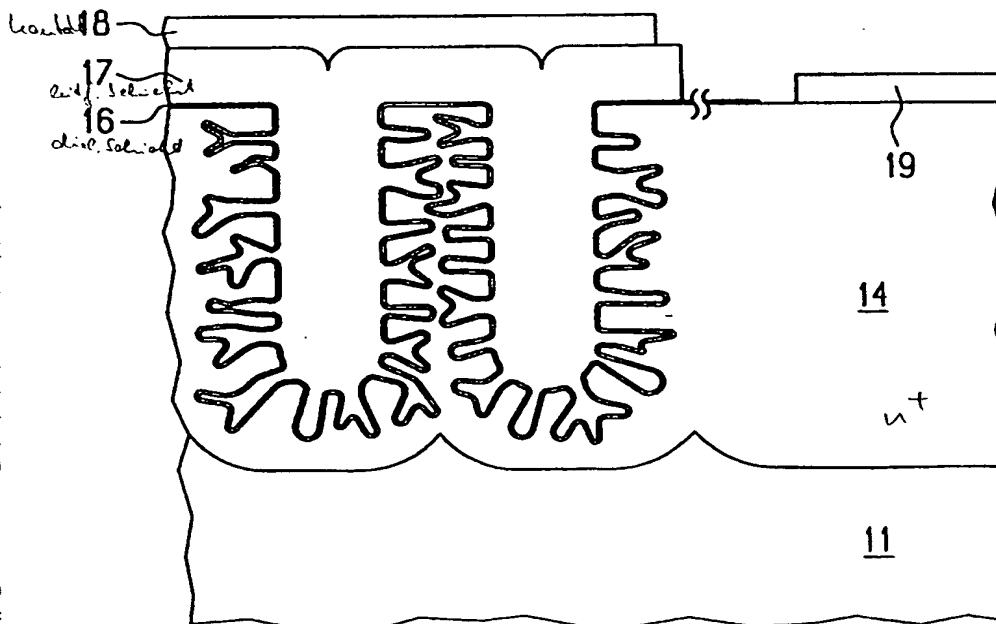
(54) Bezeichnung: SCHALTUNGSSTRUKTUR MIT MINDESTENS EINEM KONDENSATOR UND VERFAHREN ZU DESSEN HERSTELLUNG

(57) Abstract

A capacitor is formed in a substrate, in particular made of silicon, of which the main surface has main pores of which the depth exceeds the diameter and whose side walls have side pores with a diameter smaller than that of the main pores by at least one factor 10. The surface of the main pores and side pores is provided with a dielectric layer and a conducting layer. The main pores and the side pores cause the surface to be enlarged, making it possible to produce a capacitor with a specific capacity of between 50 and 500 $\mu\text{F V/mm}^3$.

(57) Zusammenfassung

Ein Kondensator ist in einem Substrat, insbesondere aus Silizium, gebildet, das in einer Hauptfläche Hauptporen aufweist, deren Tiefe größer als ihr Durchmesser ist und deren Seitenwände Seitenporen aufweisen, wobei der Durchmesser der Seitenporen mindestens um einen Faktor 10 geringer als der der Hauptporen ist. Die Oberfläche der Hauptporen und der Seitenporen ist mit einer dielektrischen Schicht und einer leitfähigen Schicht versehen. Die Hauptporen und die Seitenporen bewirken eine Oberflächenvergrößerung, so daß der Kondensator mit einer spezifischen Kapazität von 50 bis 500 $\mu\text{F V/mm}^3$ realisierbar ist.



BEST AVAILABLE COPY

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko		
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LJ	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

Beschreibung

Schaltungsstruktur mit mindestens einem Kondensator und Verfahren zu dessen Herstellung.

5

In vielen technischen Gebieten, zum Beispiel in der Mikroelektronik und für Audio- und Videoanwendungen, sind Kondensatoren mit großer spezifischer Kapazität von Interesse. Die spezifische Kapazität C_s ist definiert als Kapazität C eines
10 Kondensators multipliziert mit der Nennspannung U dividiert durch sein Volumen V : $C_s = (C \cdot U)/V$.

Als Kondensatoren mit großer spezifischer Kapazität sind Elektrolytkondensatoren auf Aluminium- oder Tantalbasis be-
15 kannt. Diese Elektrolytkondensatoren erreichen eine spezifische Kapazität im Bereich von 10 bis 100 $\mu\text{F V/mm}^3$.

Aus DE 23 28 090 C2 ist ein Verfahren zur Herstellung eines Halbleiterkondensators bekannt, bei dem die Oberfläche eines
20 Substrats aus einkristallinem Silizium durch eine kristallorientierungsabhängige Ätzung mit Rinnen versehen wird. Die Ätzung erfolgt mit einer 50 prozentigen Kaliumhydroxid/-Wassermischung bei 85°C. Es werden Rinnen mit einer Tiefe von 500 μm und einer Breite von 5 μm , die in Abständen von 10 μm
25 angeordnet sind, gebildet. Die Länge der Rinnen ist dabei abhängig von deren Tiefe. Auf diese Weise wird die Oberfläche des Substrats um bis zu dem 100-fachen vergrößert. Die maximal erreichbare spezifische Kapazität ist damit bei einem auf diese Weise hergestellten Kondensator auf 2,3 $\mu\text{F V/mm}^3$ be-
30 grenzt.

In EP 0 528 281 A ist ein Kondensator vorgeschlagen worden, der in einem Substrat aus einkristallinem Silizium realisiert ist. Dabei ist zur Vergrößerung der effektiven Oberfläche ei-
35 ne Oberfläche des Substrats durch eine elektrochemische Ätzung mit Lochöffnungen versehen, deren Tiefe größer als ihr Durchmesser ist. Die Oberfläche der Lochöffnungen ist mit ei-

ner dielektrischen Schicht und einer leitfähigen Schicht versehen. Durch die elektrochemische Ätzung werden Lochstrukturen mit einem Aspektverhältnis bis in den Bereich 1:1000 erzielt. Daher werden in dem Kondensator spezifische Kapazitäten im Bereich von typisch $10 \mu\text{F V/mm}^3$ erzielt.

Um in diesem Kondensator eine gleichmäßige Verteilung der Lochstrukturen sicherzustellen, wird die Anordnung der Lochstrukturen durch eine photolithographisch bestimmte Ätzung vorgegeben. Diese begrenzt den Abstand der Lochstrukturen auf etwa $1 \mu\text{m}$ und damit die erzielbare spezifische Kapazität.

Der Erfindung liegt das Problem zugrunde, eine Schaltungsstruktur mit mindestens einem Kondensator anzugeben, bei dem im Vergleich zum Stand der Technik erhöhte spezifische Kapazitäten erzielbar sind. Ferner soll ein Verfahren zur Herstellung einer solchen Schaltungsstruktur angegeben werden.

Diese Aufgabe wird erfindungsgemäß gelöst durch eine Schaltungsstruktur gemäß Anspruch 1 sowie durch ein Verfahren zu dessen Herstellung gemäß Anspruch 5. Weitere Ausgestaltungen der Erfindung gehen aus den übrigen Ansprüchen hervor.

In der erfindungsgemäßen Schaltungsstruktur ist ein Substrat vorgesehen, das in einer Hauptfläche Hauptporen aufweist. Die Tiefe der Hauptporen ist größer als ihr Durchmesser. Die Seitenwände der Hauptporen weisen Seitenporen auf, deren Durchmesser um mindestens einen Faktor 10 geringer als der der Hauptporen ist. Die Oberfläche der Hauptporen und der Seitenporen ist mit einer dielektrischen Schicht versehen, deren Dicke geringer als ein halber Durchmesser der Seitenporen ist, so daß die Oberfläche der dielektrischen Schicht die Oberfläche der Hauptporen und Seitenporen widerspiegelt. Auf der dielektrischen Schicht ist eine leitfähige Schicht angeordnet. Das Substrat und die leitfähige Schicht sind jeweils mit Kontakten versehen. Da in dem erfindungsgemäßen Kondensa-

tor die Seitenwände der Hauptporen mit Seitenporen versehen sind, wird die für den Kondensator effektive Oberfläche nochmals um die Oberfläche der Seitenporen vergrößert. Damit ist eine Vergrößerung der spezifischen Kapazität um einen Faktor 10 bis 100 erzielbar.

Vorzugsweise weist das Substrat mindestens im Bereich der Hauptfläche monokristallines Silizium auf. In diesem Fall ist der Kondensator mit Hilfe elektrochemischen Ätzens herstellbar. Dabei wird die Lage der Hauptporen durch eine maskierte Ätzung vorgegeben. Die Seitenporen werden durch Änderung der Prozeßparameter erzeugt. Gemäß einer Ausgestaltung der Erfindung werden die Seitenporen durch eine Erhöhung der Spannung während der elektrochemischen Ätzung erzeugt.

Gemäß einer anderen Ausgestaltung der Erfindung wird nach Bildung der Hauptporen die Oberfläche der Hauptporen mit einer erhöhten Dotierung versehen. Nachfolgend werden die Seitenporen durch elektrochemisches Ätzen gebildet. Dabei wird ausgenutzt, daß der Durchmesser der Poren abhängig ist von der Dotierstoffkonzentration des Siliziums.

Die Herstellung des Kondensators unter Verwendung von elektrochemischem Ätzen hat den Vorteil, daß es bei der Bildung der Seitenporen zu Verästelungen der Seitenporen kommen kann, die wiederum eine Oberflächenvergrößerung bewirken.

Vorzugsweise liegt der Durchmesser der Hauptporen zwischen 1 μm und 10 μm . Der Abstand zwischen Mittelpunkten benachbarter Hauptporen beträgt zwischen 2 μm und 20 μm . Der Durchmesser der Seitenporen ist mindestens einen Faktor 10 geringer und liegt zwischen 10 nm und 100 nm, vorzugsweise zwischen 10 nm und 50 nm. Die Hauptporen sind im wesentlichen senkrecht zur Hauptfläche des Substrats angeordnet und weisen senkrecht zur Hauptfläche eine Tiefe von zwischen 100 μm und 600 μm auf.

Die dielektrische Schicht wird aus Siliziumdioxid, Siliziumnitrid oder Titandioxid oder Kombinationen aus diesen Schichten gebildet. Siliziumdioxid ist eines der am besten bekannten Dielektrika und läßt sich daher sehr gut beherrschen. Mit
5 einem Dielektrikum aus Titandioxid werden wegen der höheren Dielektrizitätskonstanten größere Kapazitäten erzielt.

Es ist besonders vorteilhaft, die dielektrische Schicht als Dreifachschicht aus Siliziumoxid, Siliziumnitrid und Siliziumoxid zu realisieren. Eine derartige Dreifachschicht wird
10 in der Fachliteratur vielfach als Onoschicht bezeichnet und weist eine sehr geringe Defektdichte auf. Es werden Defektdichten deutlich unter $1/\text{cm}^2$ erzielt.

Die leitfähige Schicht wird vorzugsweise aus dotiertem Polysilizium gebildet, das durch CVD-Abscheidung in die Seitenporen und die Hauptporen eingebracht wird. Auf diese Weise läßt sich sicherstellen, daß die leitfähige Schicht die gesamte
15 Oberfläche der dielektrischen Schicht in den Hauptporen und
20 den Seitenporen bedeckt.

Im folgenden wird die Erfindung anhand von Ausführungsbeispielen, die in den Figuren dargestellt sind, näher erläutert. Die Darstellungen in den Figuren sind nicht maßstabsgetreu.
25

Figur 1 zeigt einen Schnitt durch ein Substrat nach Bildung von Hauptporen.

30 Figur 2 zeigt den Schnitt durch das Substrats nach Bildung eines hochdotierten Gebietes.

Figur 3 zeigt den Schnitt durch das Substrat nach Bildung von Seitenporen in den Seitenwänden der Hauptporen.
35

Figur 4 zeigt den Schnitt durch das Substrat nach Bildung einer dielektrischen Schicht, einer leitfähigen Schicht und Kontakten.

5 Figur 5 zeigt einen Schnitt durch ein Substrat nach Bildung von Hauptporen .

Figur 6 zeigt den Schnitt durch das Substrat nach Bildung von Seitenporen.

10

Figur 7 zeigt den Schnitt durch das Substrat nach Bildung einer dielektrischen Schicht, einer leitfähigen Schicht und Kontakten.

15 Ein Substrat 11 aus n-dotiertem, monokristallinem Silizium, das einen spezifischen Widerstand von 5Ω cm aufweist, wird an eine Hauptfläche 12 mit einer Oberflächentopologie versehen (siehe Figur 1). Die Oberflächentopologie umfaßt Vertiefungen der Hauptfläche 2, die mit Hilfe einer photolithographisch erzeugten Photolackmaske und anisotropem Ätzen, zum
20 Beispiel mit KOH erzeugt werden (nicht dargestellt). Anschließend wird für einen ersten Ätzschritt die Hauptfläche 12 mit einem Elektrolyten in Kontakt gebracht. Als Elektrolyt wird zum Beispiel 6 Gew.-%ige Flußsäure verwendet.

25

Das Substrat 11 wird als Anode mit einem Potential von zum Beispiel 2 V beaufschlagt. Das Substrat 11 wird von der Rückseite her beleuchtet. Dabei wird eine Stromdichte von zum Beispiel 15 mA/cm² eingestellt.

30

Bei der elektrochemischen Ätzung bewegen sich Minoritätsträger in dem n-dotierten Silizium zu der mit dem Elektrolyten in Kontakt stehenden Hauptfläche 12. An der Hauptfläche 12 bildet sich eine Raumladungszone aus. Da die
35 Feldstärke im Bereich von Vertiefungen in der Hauptfläche 12 größer ist als außerhalb davon, bewegen sich die Minoritätsträger bevorzugt zu diesen Punkten. Dadurch kommt es

zu einer Strukturierung der Hauptfläche 12. Je tiefer eine anfänglich kleine Unebenheit durch die Ätzung wird, desto mehr Minoritätsladungsträger bewegen sich dorthin und desto stärker ist der Ätzangriff an dieser Stelle. Daher wachsen ausgehend von den Vertiefungen der Oberflächentopologie die Hauptporen 13 im wesentlichen senkrecht zur Hauptfläche 12 (siehe Figur 1). Die Anordnung der Hauptporen 13 ist durch die Oberflächentopologie vorgegeben. Sie ist zum Beispiel rasterförmig mit einem Abstand zwischen benachbarten Vertiefungen von 1 μm . Nach einer Ätzzeit von 4 Stunden beträgt die Tiefe der Hauptporen 13 400 μm und der Durchmesser der Hauptporen 13 2 μm bei einem Abstand von Mittelpunkt zu Mittelpunkt von 4 μm .

Anschließend wird entlang der Oberfläche der Hauptporen 13 und der Hauptfläche 12 ein n^+ -dotiertes Gebiet 14 gebildet, in dem eine Dotierstoffkonzentration von 1 bis $3 \times 10^{18} \text{cm}^{-3}$ vorliegt. Dazu wird Arsen oder Phosphor durch Diffusion und Temperung bei 1000°C eingebracht (siehe Figur 2). Anschließend wird für einen zweiten Abschnitt die Hauptfläche 12 erneut mit einem Elektrolyten in Kontakt gebracht. Der Elektrolyt enthält Flußsäure, Wasser und Ethanol im Verhältnis 1:1:2 HF:H₂O:Ethanol. Das Substrat 11 wird mit einem Potential zwischen 1 und 5 V so beaufschlagt, daß sich eine Stromdichte von 100 mA/cm² einstellt. Die elektrochemische Ätzung wird 200 s durchgeführt. Dabei bilden sich in den Seitenwänden und am Boden der Hauptporen 13 Seitenporen 15. Die Seitenporen 15 weisen Porendurchmesser von 10 bis 50 nm auf. Die maximalen Seitenporendurchmesser sind dabei mindestens um einen Faktor 10 kleiner als die Hauptporen. Die Tiefe der Seitenporen 15 gemessen von der Seitenwand der Hauptporen 13 aus beträgt 0,5 bis 5 μm (siehe Figur 3).

Nachfolgend wird die Oberfläche der Seitenporen 15, der Hauptporen 13 und die Hauptfläche 12 mit einer dielektrischen Schicht 16 versehen (siehe Figur 4). Die dielektrische Schicht 16 ist eine Dreifachschicht, die eine erste Silizi-

umoxidschicht, eine Siliziumnitridschicht und eine zweite Siliziumoxidschicht aufweist. Die erste Siliziumoxidschicht und die zweite Siliziumoxidschicht werden dabei durch thermische Oxidation, die Siliziumnitridschicht durch CVD-Abscheidung
5 gebildet. Die dielektrische Schicht 16 wird in einer Schichtdicke von 5 bis 10 nm gebildet.

Nachfolgend wird eine leitfähige Schicht 17, zum Beispiel aus dotiertem Polysilizium, abgeschieden. Die leitfähige Schicht
10 17 wird in einer Dicke von bis zu 5 μm abgeschieden, so daß sie die Seitenporen 15 und die Hauptporen 13 vollständig auffüllt. Auf diese Weise stellt derjenige Teil der leitfähigen Schicht 17, der die Hauptporen 13 auffüllt, einen niederohmi-
15 gen Anschluß für denjenigen Teil der leitfähigen Schicht 17 dar, der die Seitenporen 15 auffüllt.

Seitlich der Hauptporen 13 wird im Bereich der Hauptfläche 12 die Oberfläche des n^+ -dotierten Gebietes 14 freigelegt. Dazu wird zum Beispiel eine maskierte Ätzung zur Strukturierung
20 der leitfähigen Schicht 17 und der dielektrischen Schicht 16 durchgeführt. Anschließend wird durch Abscheidung einer Metallschicht und Strukturierung der Metallschicht ein erster Kontakt 18 zu der leitfähigen Schicht 17 und ein zweiter Kon-
25 takt 19 zu dem n^+ -dotierten Gebiet 14 gebildet. Der erste Kontakt 18 und der zweite Kontakt 19 enthalten zum Beispiel Aluminium (siehe Figur 4).

Das n^+ -dotierte Gebiet 14 und die leitfähige Schicht 17 bilden Kondensatorelektroden und die dielektrische Schicht 15
30 ein Kondensatordielektrikum eines Kondensators.

In einem weiteren Ausführungsbeispiel werden in einer Hauptfläche 22 eines Substrats 21 durch elektrochemische Ätzung Hauptporen 23 gebildet (siehe Figur 5). Das Substrat 21
35 weist n -dotiertes, monokristallines Silizium auf. Es ist so dotiert, daß es einen spezifischen Widerstand von $5\Omega\text{ cm}$ aufweist. Die Hauptporen 23 werden durch elektrochemisches Ätzen

in einem sauren, fluoridhaltigen Elektrolyten, vorzugsweise in 6 Gew.-%iger Flußsäure erzeugt. Die Anordnung der Hauptporen 23 wird durch eine maskierte Ätzung mit einer Photolackmaske vorgegeben. Die Hauptporen 23 sind rasterförmig angeordnet. Der Abstand zwischen den Mittelpunkten benachbarter Hauptporen 23 beträgt zum Beispiel 2 μm .

Die elektrochemische Ätzung in dem ersten Ätzschritt wird 240 Minuten fortgesetzt. Dabei wird das Substrat 21 als Anode verschaltet und mit einem Potential von 2 V gegenüber dem Elektrolyten beaufschlagt. Der Elektrolyt steht mit der Hauptfläche 22 in Verbindung. Die Ätzung wird mit diesen Parametern fortgesetzt, bis die Hauptporen 23 eine Tiefe von 400 μm aufweisen. Die für die Ätzung erforderliche Stromdichte wird durch Beleuchtung der Rückseite des Substrats 21 eingestellt auf 15 mA/cm^2 .

In einem zweiten Ätzschritt wird das Potential, mit dem das Substrat 21 beaufschlagt wird, auf 10 V erhöht. Bei dieser erhöhten Spannung bilden sich in den Seitenwänden der Hauptporen 23 Seitenporen 24, die einen Durchmesser von 50 bis 100 nm aufweisen (siehe Figur 6). Der zweite Schritt wird fortgesetzt, bis die Seitenporen 24 senkrecht zur Seitenwand der Hauptpore 23 eine Tiefe von 0,5 bis 5 μm aufweisen. In dem zweiten Ätzschritt kommt es teilweise zu Verästelungen der Seitenporen 24, die eine weitere Oberflächenvergrößerung bewirken.

Anschließend wird die Oberfläche der Seitenporen 24, der Hauptporen 23 und die Hauptfläche 22 mit einer dielektrischen Schicht 25 versehen. Wie im ersten Ausführungsbeispiel wird die dielektrische Schicht 25 als Dreifachschicht aus Siliziumoxid, Siliziumnitrid und Siliziumoxid durch thermische Oxidation und CVD-Abscheidung gebildet. Die Dicke der dielektrischen Schicht beträgt 5 bis 10 nm.

Es wird eine leitfähige Schicht 26 abgeschieden, die die Seitenporen 24 und die Hauptpore 23 vollständig auffüllt. Die leitfähige Schicht 26 wird vorzugsweise durch CVD-Abscheidung aus dotiertem Polysilizium in einer Schichtdicke von 5 μm abgeschieden. Die dielektrische Schicht 25 und die leitfähige Schicht 26 werden so strukturiert, daß die Hauptfläche 22 seitlich der Hauptporen 23 und der Seitenporen 24 teilweise freigelegt wird. Auf der Oberfläche der leitfähigen Schicht 26 und auf der freigelegten Hauptfläche 22 werden ein erster Kontakt 27 und ein zweiter Kontakt 28 durch Aufbringen und Strukturieren einer Metallschicht, zum Beispiel aus Aluminium, gebildet. In dieser Anordnung bilden das Substrat 21 und die leitfähige Schicht 26 jeweils eine Kondensatorelektrode und die dielektrische Schicht 25 das Kondensatordielektrikum.

Die Hauptporen 23 und die Seitenporen 24 bewirken eine Oberflächenvergrößerung von 2000 bis 20000 . Damit weist der Kondensator eine spezifische Kapazität von 50 bis 500 $\mu\text{FV}/\text{mm}^3$ auf.

Als Variante der geschilderten Ausführungsbeispiele ist es möglich, nach Bildung der Seitenporen eine zusätzliche Dotierung durch Diffusion oder Implantation zu Verbesserung des Anschlußwiderstandes einzubringen. Ferner kann der zweite Kontakt zum Substrat auf der Rückseite des Substrats angeordnet werden. Ferner können innerhalb eines Substrats eine Vielzahl von Kondensatoren hergestellt werden.

Patentansprüche

1. Schaltungsstruktur mit mindestens einem Kondensator,

- 5 - bei der in einer Hauptfläche (12) eines Substrats (11) Hauptporen (13) vorgesehen sind, deren Tiefe größer als ihr Durchmesser ist und deren Seitenwände Seitenporen (15) aufweisen, wobei der Durchmesser der Seitenporen (15) mindestens um einen Faktor 10 geringer als der der Hauptporen
10 (13) ist,
- bei der die Oberfläche der Hauptporen (13) und der Seitenporen (15) mit einer dielektrischen Schicht (16) versehen ist, deren Dicke geringer als ein halber Durchmesser der
15 Seitenporen (15) ist,
- bei der auf der dielektrischen Schicht (16) eine leitfähige Schicht (17) angeordnet ist,
- 20 - bei der auf dem Substrat (11) und auf der leitfähigen Schicht (17) jeweils Kontakte (18, 19) angeordnet sind.

2. Schaltungsstruktur nach Anspruch 1,
bei der das Substrat mindestens im Bereich der Hauptfläche
25 dotiertes, monokristallines Silizium aufweist.

3. Schaltungsstruktur nach Anspruch 1 oder 2,

- 30 - bei der der Durchmesser der Hauptporen (13) zwischen 1 μm und 10 μm und der Durchmesser der Seitenporen (15) zwischen 10 nm und 100 nm liegt,
- bei der die Hauptporen (13) im wesentlichen senkrecht zur Hauptfläche (12) angeordnet sind und senkrecht zur
35 Hauptfläche (12) eine Tiefe von 100 μm bis 600 μm aufweisen.

4. Schaltungsstruktur nach einem der Ansprüche 1 bis 3,

- bei der die dielektrische Schicht (16) eine Dreifachschicht mit einer ersten Siliziumoxidschicht, einer Siliziumnitridschicht und einer zweiten Siliziumoxidschicht aufweist,
- bei der die leitfähige Schicht (17) dotiertes Polysilizium enthält,
- bei der die Kontakte (18, 19) Aluminium enthalten.

5. Verfahren zur Herstellung einer Schaltungsstruktur mit mindestens einem Kondensator,

- bei dem in einer Hauptfläche (12) eines Substrats (11) aus monokristallinem, n-dotiertem Silizium in einem ersten Ätzschritt durch elektrochemisches Ätzen Hauptporen (13) erzeugt werden,
- bei dem in einem zweiten Ätzschritt durch elektrochemisches Ätzen in den Seitenwänden der Hauptporen (13) Seitenporen gebildet werden, deren Durchmesser um mindestens einen Faktor 10 geringer als der der Hauptporen (13) ist,
- bei dem die Oberfläche der Hauptporen (13) und der Seitenporen (15) mit einer dielektrischen Schicht (16) versehen wird,
- bei der auf der dielektrischen Schicht (16) eine leitfähige Schicht (17) erzeugt wird.

6. Verfahren nach Anspruch 5,

- bei dem die elektrochemische Ätzung in einem fluoridhaltigen, sauren Elektrolyten erfolgt, wobei das Substrat als Anode einer Elektrolysezelle verschaltet ist,

12

- bei dem im zweiten Ätzschritt eine höhere Spannung zwischen Substrat (21) und Elektrolyten angelegt wird als im ersten Ätzschritt.

5 7. Verfahren nach Anspruch 6,

- bei dem ein fluoridhaltiger, saurer Elektrolyt verwendet wird mit einer Konzentration zwischen 2 Gewichtsprozent HF und 10 Gewichtsprozent HF,

10

- bei dem im ersten Ätzschritt eine Spannung zwischen 1,5 V und 3 V und im zweiten Ätzschritt eine Spannung zwischen 1,5 V und 10 V angelegt wird.

15 8. Verfahren nach Anspruch 5,

- bei dem die elektrochemische Ätzung in einem fluoridhaltigen, sauren Elektrolyten erfolgt, wobei das Substrat (11) als Anode verschaltet wird,

20

- bei dem nach dem ersten Ätzschritt und vor dem zweiten Ätzschritt die Dotierstoffkonzentration in dem Substrat (21) erhöht wird.

25 9. Verfahren nach Anspruch 8,

- bei dem der Elektrolyt eine Konzentration zwischen 2 Gewichtsprozent HF und 25 Gewichtsprozent HF aufweist,

- bei dem im ersten Ätzschritt zwischen das Substrat und den Elektrolyten eine Spannung von 1,5 V bis 3 V angelegt wird,

- bei dem im ersten Ätzschritt das Substrat im Bereich der Hauptfläche eine Dotierstoffkonzentration von 10^{14} cm^{-3} bis 10^{16} cm^{-3} aufweist,

35

13

- bei dem vor dem zweiten Ätzschritt im Bereich der Hauptfläche und der Hauptporen ein dotiertes Gebiet mit einer Dotierstoffkonzentration von $5 \times 10^{17} \text{ cm}^{-3}$ bis $5 \times 10^{18} \text{ cm}^{-3}$ erzeugt wird,

5

- bei dem im zweiten Ätzschritt eine Spannung von 1 V bis 5 V angelegt wird.

10. Verfahren nach einem der Ansprüche 5 bis 9,

10

- bei dem die dielektrische Schicht (16) als Dreifachschicht aus Siliziumoxid, Siliziumnitrid und Siliziumoxid gebildet wird,

- 15 - bei dem die leitfähige Schicht durch CVD-Abscheidung aus dotiertem Polysilizium gebildet wird.

11. Verfahren nach einem der Ansprüche 5 bis 10,

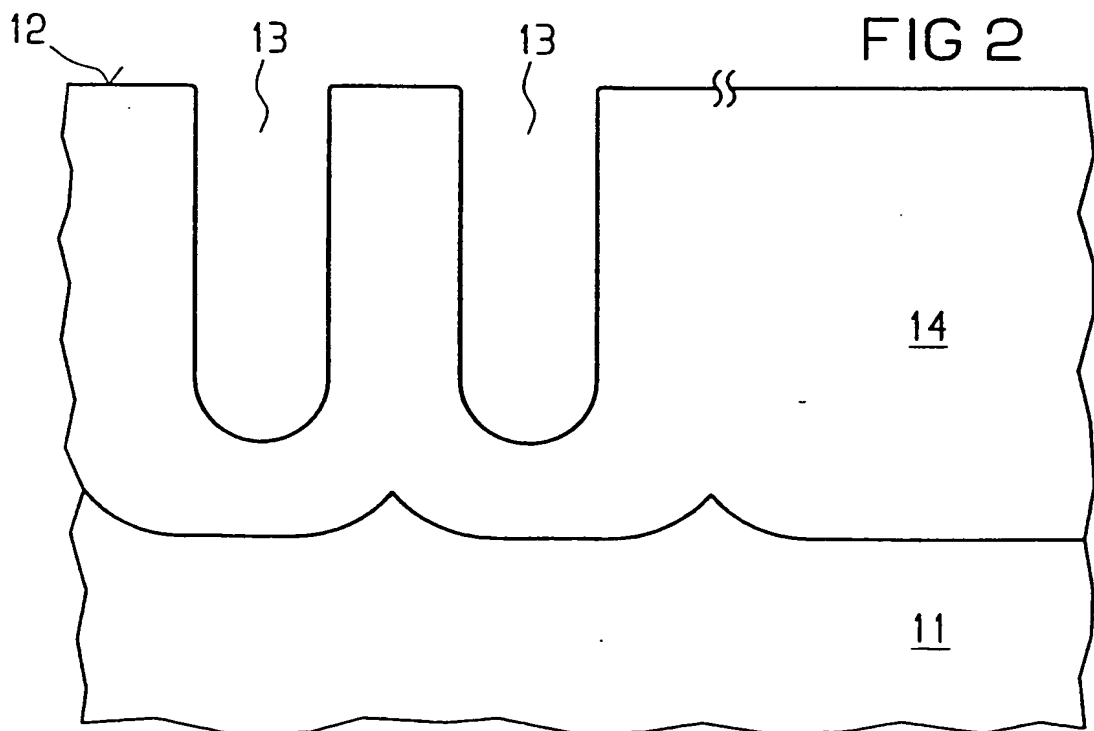
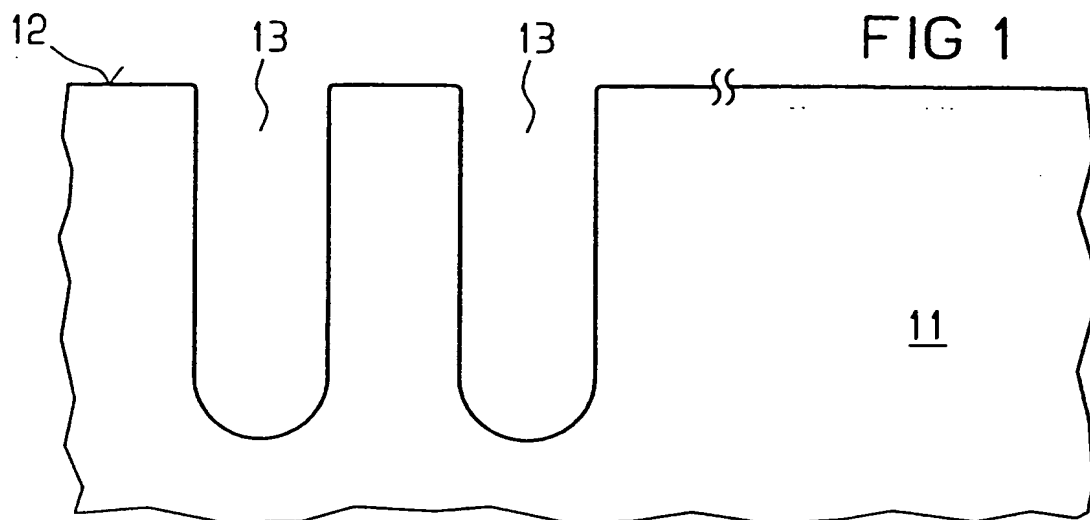
- 20 - bei dem die Hauptporen mit einem Durchmesser zwischen $1 \mu\text{m}$ und $10 \mu\text{m}$ und die Seitenporen mit einem Durchmesser zwischen 10 nm und 100 nm gebildet werden,

- 25 - bei der die Hauptporen (13) im wesentlichen senkrecht zur Hauptfläche (12) gebildet werden,

- bei der die Hauptporen (13) senkrecht zur Hauptfläche (12) mit einer Tiefe von $100 \mu\text{m}$ bis $600 \mu\text{m}$ gebildet werden.

30

1/4



2/4

FIG 3

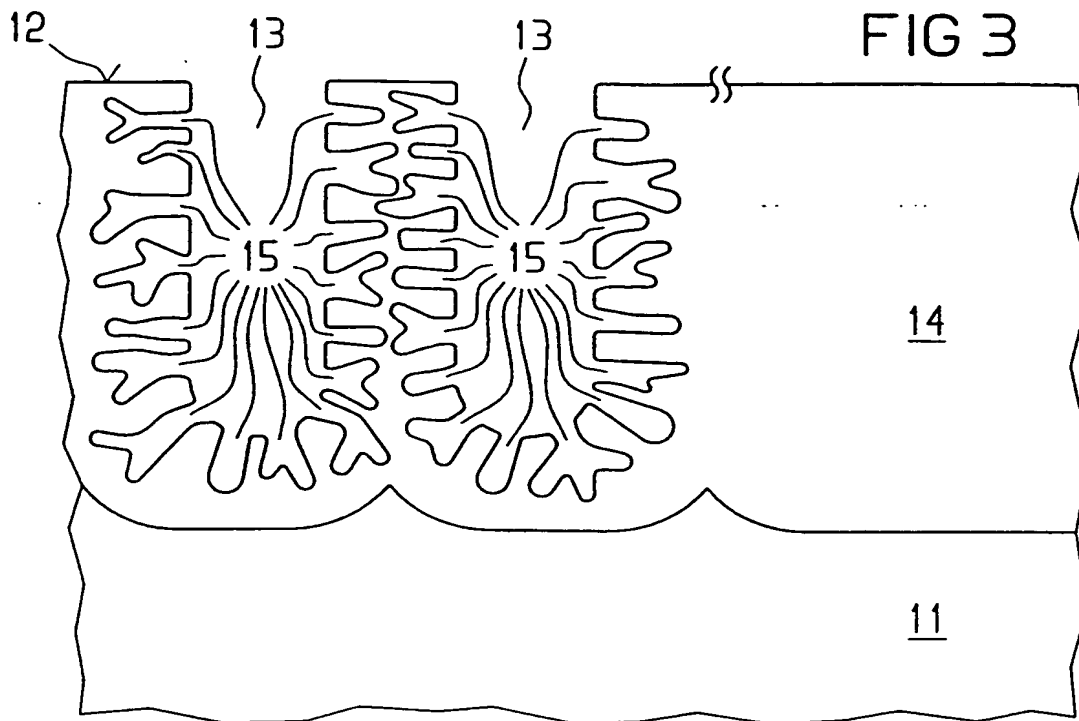
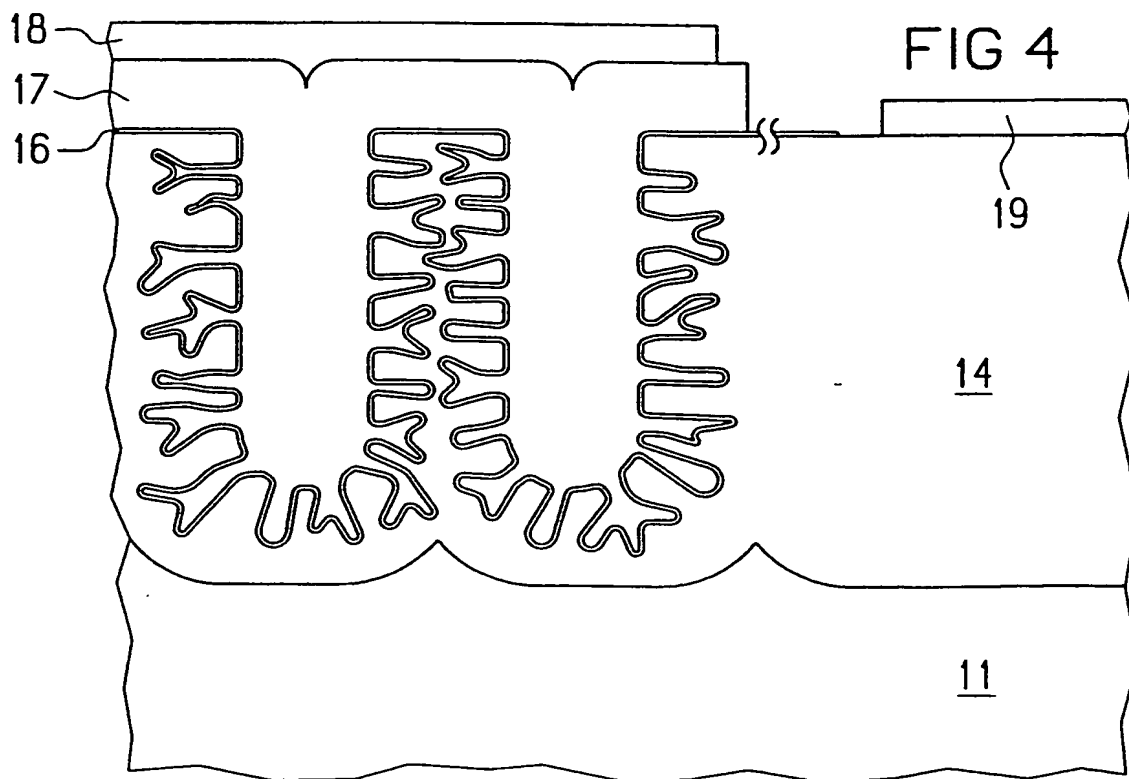
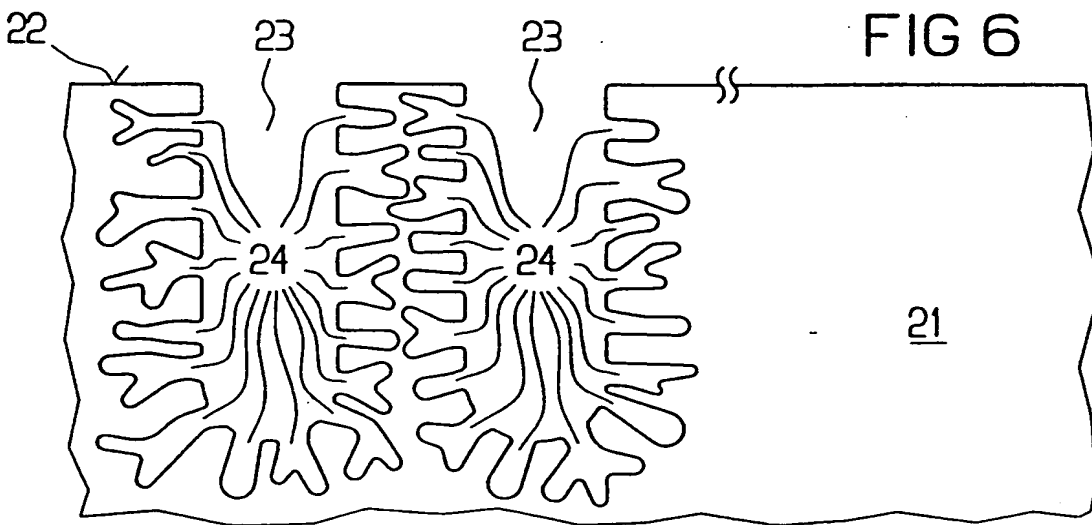
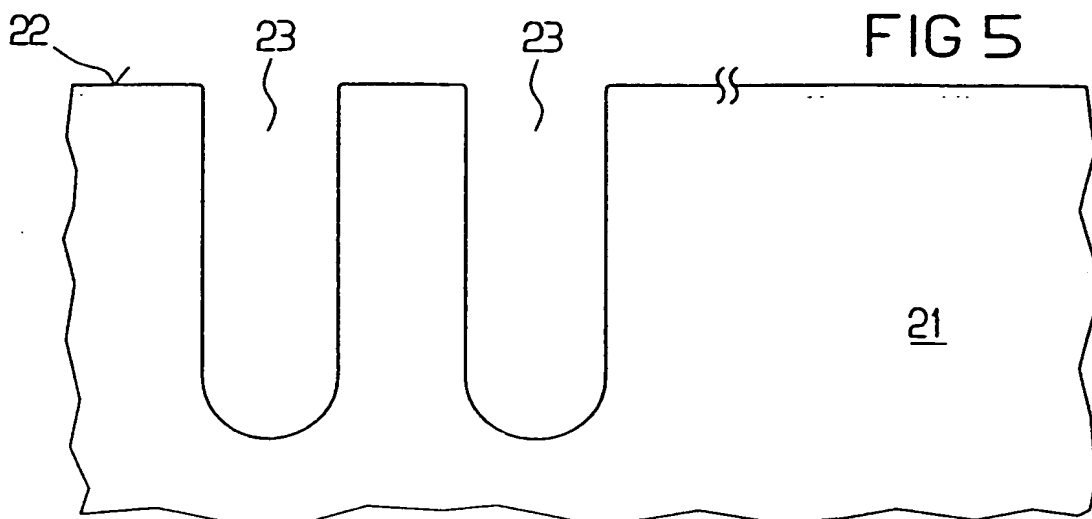


FIG 4

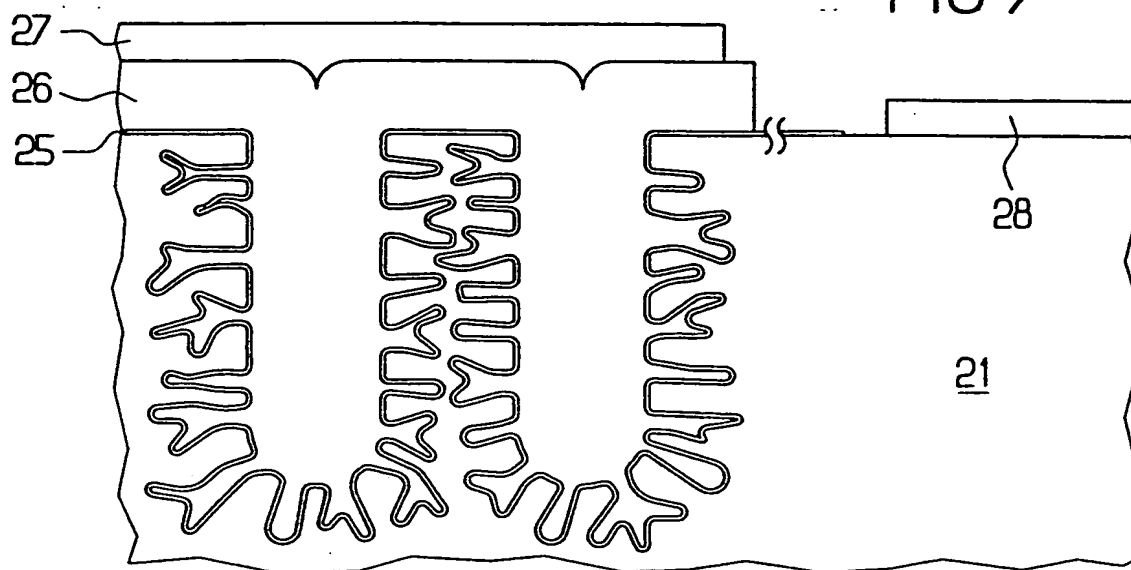


3/4



4/4

FIG 7



INTERNATIONAL SEARCH REPORT

International Application No.

PCT/DE 98/02507

A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 H01L29/94 H01L21/334 H01L21/3063

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 5 635 419 A (GEISS PETER J ET AL) 3 June 1997 see column 6, line 22 - column 9, line 21; figures 8-29	1-5, 10, 11 6-9
X A	PATENT ABSTRACTS OF JAPAN vol. 017, no. 556 (E-1444), 6 October 1993 - & JP 05 160342 A (CANON INC), 25 June 1993 see abstract; figures 1-7	1-5, 10, 11 6-9
X A	EP 0 424 623 A (IBM) 2 May 1991 see page 3, line 30 - page 5, line 7; figures 1,2,5-16	1-5, 10, 11 6-9
	--- -/-- ---	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

19 January 1999

Date of mailing of the international search report

28/01/1999

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Berthold, K

INTERNATIONAL SEARCH REPORT

Int. Patent Application No.

PCT/DE 98/02507

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>LEHMANN V: "POROUS SILICON - A NEW MATERIAL FOR MEMS" PROCEEDINGS OF THE 9TH. ANNUAL INTERNATIONAL WORKSHOP ON MICRO ELEC MECHANICAL SYSTEMS, INVESTIGATION OF MICRO STRUCTURES, SENSORS, ACTUATORS, MACHINES AND SYSTEMS. SAN DIEGO, FEB. 11 - 15, 1996, no. WORKSHOP 9, 11 February 1996, pages 1-6, XP000689241 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS see page 1 - page 6; figures 4E,5B</p>	1-11
A	<p>"ENHANCED CHARGE STORAGE IN DRAM TRENCH CAPACITORS" IBM TECHNICAL DISCLOSURE BULLETIN, vol. 36, no. 12, 1 December 1993, pages 453-455, XP000419028 see page 453 - page 454; figure 1B</p>	1-11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 98/02507

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5635419 A	03-06-1997	US 5508542 A	16-04-1996
		EP 0709900 A	01-05-1996
		JP 8213565 A	20-08-1996
EP 0424623 A	02-05-1991	CA 2024639 A,C	27-04-1991
		DE 69020852 D	17-08-1995
		DE 69020852 T	14-03-1996
		JP 2070467 C	10-07-1996
		JP 3188663 A	16-08-1991
		JP 7114261 B	06-12-1995
		US 5160987 A	03-11-1992

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 H01L29/94 H01L21/334 H01L21/3063

Nach der internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X A	US 5 635 419 A (GEISS PETER J ET AL) 3. Juni 1997 siehe Spalte 6, Zeile 22 - Spalte 9, Zeile 21; Abbildungen 8-29	1-5, 10, 11 6-9
X A	PATENT ABSTRACTS OF JAPAN vol. 017, no. 556 (E-1444), 6. Oktober 1993 -& JP 05 160342 A (CANON INC), 25. Juni 1993 siehe Zusammenfassung; Abbildungen 1-7	1-5, 10, 11 6-9
X A	EP 0 424 623 A (IBM) 2. Mai 1991 siehe Seite 3, Zeile 30 - Seite 5, Zeile 7; Abbildungen 1,2,5-16	1-5, 10, 11 6-9
	-/--	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

19. Januar 1999

Absendedatum des internationalen Recherchenberichts

28/01/1999

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Berthold, K

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	LEHMANN V: "POROUS SILICON - A NEW MATERIAL FOR MEMS" PROCEEDINGS OF THE 9TH. ANNUAL INTERNATIONAL WORKSHOP ON MICRO ELEC MECHANICAL SYSTEMS, INVESTIGATION OF MICRO STRUCTURES, SENSORS, ACTUATORS, MACHINES AND SYSTEMS. SAN DIEGO, FEB. 11 - 15, 1996, Nr. WORKSHOP 9, 11. Februar 1996, Seiten 1-6, XP000689241 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS siehe Seite 1 - Seite 6; Abbildungen 4E,5B ---	1-11
A	"ENHANCED CHARGE STORAGE IN DRAM TRENCH CAPACITORS" IBM TECHNICAL DISCLOSURE BULLETIN, Bd. 36, Nr. 12, 1. Dezember 1993, Seiten 453-455, XP000419028 siehe Seite 453 - Seite 454; Abbildung 1B -----	1-11

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die der selben Patentfamilie gehören

Internationale Patentnummer

PCT/DE 98/02507

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5635419 A	03-06-1997	US 5508542 A	16-04-1996
		EP 0709900 A	01-05-1996
		JP 8213565 A	20-08-1996
EP 0424623 A	02-05-1991	CA 2024639 A, C	27-04-1991
		DE 69020852 D	17-08-1995
		DE 69020852 T	14-03-1996
		JP 2070467 C	10-07-1996
		JP 3188663 A	16-08-1991
		JP 7114261 B	06-12-1995
		US 5160987 A	03-11-1992

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.